

· 科学论坛 ·

面向集成电路先进制程的二维信息材料与器件^{*}

高鸿钧¹ 张跃² 施毅^{3**} 王欣然³ 于志浩⁴
施阁⁵ 唐华^{5**} 何杰⁵ 刘克⁵

1. 中国科学院物理研究所, 北京 100190
2. 北京科技大学前沿交叉科学技术研究院, 北京 100083
3. 南京大学电子科学与工程学院, 南京 210023
4. 南京邮电大学集成电路学院, 南京 210003
5. 国家自然科学基金委员会信息科学部, 北京 100085

[摘要] 随着集成电路技术的发展至 3 nm 节点, 摩尔定律接近其物理极限, 传统芯片制程面临材料到器件的理论和技術瓶颈。二维信息材料凭借原子层厚度、低功耗等特性被产业界认为是 1 nm 及以下节点的核心材料, 将助力芯片制程延续摩尔定律以及平面到三维的发展, 与我国集成电路先进制程长期规划紧密相关。基于国家自然科学基金委员会第 343 期双清论坛, 本文从材料—器件—异质集成多层次回顾了二维信息材料与器件的发展历史, 总结了领域内所面临挑战, 凝炼了未来 5~10 年的重大关键科学以及亟需布局的研究方向, 进一步提出顶层设计的前沿研究方向和科学基金资助战略。

[关键词] 二维信息材料; 器件; 集成电路; 基础研究; 科学问题

自集成电路诞生以来, 摩尔定律就一直是驱动其不断升级和进步的核心力量, 为信息社会的迅速发展提供了源源不断的动力^[1-3]。随着技术的推进, 现如今集成电路已发展到 3 nm 技术节点^[4]。然而, 伴随着尺寸的继续微缩, 摩尔定律正逐渐接近其物理极限。面对人工智能和万物互联的日益增长需求, 传统的芯片算力提升正面临“功耗墙”和“存储墙”等技术瓶颈^[5-8]。因此, 随着我们进入后摩尔时代,



高鸿钧 中国科学院物理研究所研究员, 中国科学院院士, 发展中国家科学院院士, 德国国家科学院院士。长期从事凝聚态物理实验研究。承担国家基金委基础科学中心等重大技术课题。曾获陈嘉庚科学奖、德国“洪堡研究奖”、第三世界科学院“物理奖”、全球华人物理学会“亚洲成就奖”、“中国科学院杰出科技成就奖”、“何梁何利科学与技术进步奖”等。发表 SCI 论文 500 余篇, 其中 *Nature*、*Science* 7 篇, *Nature* 子刊 30 余篇。



唐华 国家自然科学基金委员会信息科学部四处副处长, 兼激光技术与技术光学项目主任, 主要从事科学基金管理工



施毅 南京大学教授, 微电子学院院长。长期从事半导体微纳结构及其在信息器件中的应用研究。相关研究成果获国家自然科学基金二等奖 2 项, 以及其他国家/部省级科技奖 6 项。发表 SCI 论文 600 余篇。获授权国家发明专利 60 余项。

寻求新的材料和技术创新显得尤为重要^[9]。在众多新材料中, 二维信息材料或二维半导体材料(以下简称“二维材料”)因其高迁移率、长自由程和低功耗等特性, 显示出极具前景的应用潜力^[10, 11]。其不仅可

收稿日期: 2023-12-14; 修回日期: 2024-01-26

* 本文根据国家自然科学基金委员会第 343 期“双清论坛”讨论的内容整理。

** 通信作者, Email: yshi@nju.edu.cn; tanghua@nsfc.gov.cn

以满足高速逻辑器件的需求,更适用于低功耗器件和超高速光电集成应用,以及异质集成的新发展方向^[12-18]。首先,二维材料能够有效缓解互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)短沟道效应,并降低集成电路的功耗。其次,它通过低温后端工艺有利于硅基异质集成,可以推动集成电路架构从平面向三维发展,进而突破冯氏架构的限制。更重要的是,低维半导体具有丰富的光电性能和传感特性,能够极大地提升集成电路的多样化和智能化。

面对二维材料及器件研发的巨大潜力和战略意义,国际学术界和工业界已给予了高度重视。例如,美国国防高级研究计划局(Defense Advanced Research Projects Agency, DARPA)在 2018 年投资了超过 20 亿美元来启动“电子复兴计划”,强调二维材料与硅基异质集成的重要性,以维持其在集成电路领域的领先地位。在企业界,如台积电、英特尔和欧洲微电子研究中心(Interuniversity Microelectronics Centre, IMEC)也建立了专门的二维材料与器件研发团队。IMEC 在 2020 年国际电子器件大会(International Electron Devices Meeting, IEDM)中明确指出,在 1 nm 节点以下,二维半导体成为实现晶体管尺寸微缩和三维架构的最佳选择^[9]。2021 年 IEDM 大会的主题更是直接确定为“从二维材料到三维架构”,体现了工业界对二维材料的高度重视和期待^[19]。从长远来看,二维材料有望成为未来信息器件与系统性能、功耗、尺寸优化的终极解决方案之一。对于我国来说,二维材料技术的研发不仅与国家“十四五”规划相契合,更是 2035 远景规划中集成电路前沿攻关领域的一个重点方向。因此,加大二维材料及其器件的研发力度,不仅可以推动科技进步,更有助于国家长远的战略发展。

目前,这类新型材料从基础研究走向产业应用(Lab-to-fab)仍面临诸多科学问题主要包括:二维材料规模化制备、界面与表征技术、微电子器件与集成技术、光电子器件与集成技术和硅基与多功能融合等,这些问题跨越了物理—材料—电子—集成电路等诸多学科,亟需学术界、产业界的联合创新。

1 二维材料与器件的现状与发展趋势

二维半导体器件研究已历经 10 年有余,近年来除了学术界,英特尔、台积电等国际一线半导体企业也迅速加入了相关研究行列,以把握下一代信息器件与先进集成技术的先机。产业界与学术界普遍认

可二维半导体有望打破现有架构与集成技术的算力能效瓶颈,相关研究是当今电子信息领域科学发展的最前沿领域之一。

晶圆级二维材料是产业化应用的基础。从石墨烯外延生长开始,中国学者一直处于国际第一梯队。北京大学、中国科学院物理研究所、中科院沈阳金属所、中国科学院化学研究所等单位早期研究在大尺寸石墨烯生长领域长期处于国际并跑乃至领先的水平,为二维材料外延生长的中国方案奠定了基础。近期,北京大学突破了单晶铜籽晶外延技术进而实现了大尺寸、转角可控的石墨烯生长等关键技术。二维半导体领域,香港大学团队最先在国际上报道二维半导体化学气相沉积(Cheical Vapor Deposition, CVD)生长^[20]。国际上,美国康奈尔大学研究团队利用金属有机化合物化学气相沉积(Metal-organic Chemical Vapor Deposition, MOCVD)率先实现了晶圆级二维半导体外延生长的关键技术突破,为大规模集成奠定了基础^[21]。韩国成均馆大学研究团队在 Au 上实现了二维半导体单晶晶圆的生长^[22]。国内北京大学、中国科学院物理研究所等单位的研究团队在二维半导体可控外延生长领域实现了两英寸 WS₂ 单层单晶^[23],高质量单/双层薄膜的外延^[24-25]。南京大学提出蓝宝石表面台阶诱导的生长机制,实现了 2 英寸 MoS₂ 单晶晶圆规模化制备^[26],以及双层 MoS₂ 的大面积外延生长^[27],被 *Nature Nanotechnology* 评价为“未来应用于产业技术的关键一步”^[28]。

二维材料的原子极限厚度使其拥有巨大的比表面,极大地影响其基础物性。使用先进表征技术并深入探究二维材料表界面物性,具有十分重要的理论与应用价值。国内外机构在此方向已开展众多研究并取得了丰富的成果。国际上,加州大学伯克利分校利用分子工程策略钝化修饰单层 MoS₂,展示了其在低注入下近乎完美的荧光量子产率^[29]。洛桑联邦理工学院结合深能级瞬态谱和扫描透射电镜,揭示了单层 MoS₂ 的缺陷形貌及缺陷能级分布^[30]。成均馆大学开发无残留界面转移工艺实现界面质量优化,展示了极低的二维材料界面接触电阻^[31]。在界面表征方面,传统的光谱学、表面宏观形貌(如原子力显微镜)、微观结构学(高分辨透射显微镜等)已经成为二维材料表界面表征的基础工具,由于其超薄体厚度的特殊性,全球研究人员着力于发展低损伤、高分辨、原位、高通量表征技术。在国内,中国科学院半导体研究所发展了系统的光谱学表征手段,

实现在超快时间尺度上对界面物理过程的解析^[32]。南方科技大学发展了基于透射电镜的成像表征方法,可在原子尺度下研究界面的形貌与电学性质^[33]。东南大学利用缺陷工程调控 $\text{Bi}_2\text{O}_2\text{Se}$ 并探究其在非线性光学中作为可饱和吸收体的应用前景^[34]。面向器件的多场景实际应用,需要进一步研究二维异质界面环境(如缺陷、应力、吸附杂质、层间空隙等)对器件性能的影响,并最终获得二维材料与介质/电极的完美界面与器件的最优性能。

二维半导体器件技术在过去十年已取得了长足进步,器件性能相较于早期研究已有数十倍提升。特别是极限沟道尺寸、新型欧姆接触、栅介质层集成等关键领域突破,为集成电路应用奠定了基础。加州大学伯克利分校、清华大学先后证明 1 nm 乃至 0.3 nm 栅极长度下二维半导体依然能够维持有效开关特性^[35],剑桥大学研究团队利用 In 金属极低熔点特性,实现金属—二维半导体范德华欧姆接触技术^[36],进一步麻省理工学院研究团队发现了半金属 Bi 可以抑制带间局域态进而实现欧姆接触^[37]。此外,维也纳技术大学^[38]、新南威尔士大学^[39] 研究团队先后报道了基于范德华技术的介质层集成思路,为实现低功耗器件奠定了基础。中科院微系统所团队开发了大规模范德华集成技术,实现了晶圆级晶体管阵列^[40]。我国在二维材料晶体管结构设计、器件构筑和电路集成等方面保持国际领先水平。清华大学采用石墨烯层的边缘作为栅极制备了栅极长度仅为 0.34 nm 的 MoS_2 晶体管^[41]。北京大学在国际上率先实现了二维半导体垂直堆叠的互补场效应晶体管 (Complementary Field Effect Transistor, CFET) 技术^[42, 43];制备了 10 nm 超短沟道弹道输运多层二维硒化铟晶体管,其开态电流达到 1.2 mA/ μm ^[44];并研制出世界首例二维半导体鳍片/高 κ 栅氧化物异质结阵列的外延生长及其三维架构的异质集成^[45]。北京科技大学研发了面向集成电路先进制程的二维材料器件微加工工艺线。南京大学多次刷新 MoS_2 电子迁移率纪录,创新性地提出了半金属能带杂化实现欧姆接触、范德华界面层辅助超薄等效氧化物厚度 (Equivalent Oxide Thickness, EOT) 集成等关键技术方案,研制出接触电阻降低至接近量子极限的 $42 \Omega \cdot \mu\text{m}$ 、EOT 小于 1 nm、驱动电流超过 1.2 mA/ μm 的二维半导体晶体管器件^[46-51],被 *Nature Electronics* 评价为“二维电子学的里程碑”^[52],作为最高性能收录于 *Nature Nanotechnology*、*Nature Reviews Materials* 等权威

综述^[16, 53, 54]。

得益于范德华层状结构,基于二维材料的光电器件支持多种构型及融合,现已成为重要发展方向。苏黎世联邦理工学院通过将石墨烯与超材料相结合,构造了一种可集成化的金属—绝缘体—石墨烯—金属—绝缘体的高速光电探测器新结构,利用超材料的场增强特性,实现了创纪录的宽波段响应 ($>1400 \sim 4200 \text{ nm}$)、大带宽 ($>500 \text{ GHz}$) 和高速数据传输 (132 Gbit/s)^[55]。浙江大学与东南大学合作,采用一种新型硅—石墨烯—金属混合等离子波导结构,在获得石墨烯光吸收增强的同时有效降低了金属吸收损耗,进而实现了具有高响应度和高速度的硅基—石墨烯波导光电探测器^[56],南京大学基于扭角石墨烯体系观测到贝利手性等等离子新物态和中红外区等离子体模式,丰富了中红外手性/单光子探测方法和手段^[57]。在宽谱探测方面,基于二维材料的光探测器具备温度窗口宽、长波覆盖广(从可见光到太赫兹波段)、调制范围大等诸多优势,已作为新型红外探测材料崭露头角。新加坡南洋理工大学通过结构工程引入电子捕获态从而打开石墨烯带隙,实现从可见至中红外 (0.5~10 μm) 的宽带响应^[58]。美国密西根大学通过双层石墨烯异质结的设计,通过栅压调控实现了室温可见至中红外 (0.5~3.2 μm) 的光电探测^[59]。中国科学院上海技术物理研究所(以下简称“中科院上海技物所”)基于范德华异质结通过单极势垒结构设计、动量匹配同样实现了高效红外探测^[60],而且还开发了范德华红外双色探测器^[61],在面向未来的高灵敏、小型化多光谱成像方面表现出巨大潜力。在光学多参量探测方面,中科院上海技物所和半导体所通过铁电调谐范德华异质结的能带排列,实现高性能的偏振光电探测^[62]。兰阿尔托大学基于二维 $\text{MoS}_2/\text{WSe}_2$ 范德华异质结,利用不同栅压下的波长灵敏性,实现了光谱重构^[63]。东南大学通过集成石墨烯和硅、锗半导体,利用横向光电效应实现光强、位置的高灵敏多维探测^[64],并且基于位置探测实现测量以及红外目标追踪^[65],为未来全微小角度、高频振动的光谱,智能化探测奠定了基础。

二维材料与硅基融合发展是后摩尔时代的重要方向,在追求器件尺寸微缩极限的同时,“CMOS+”是二维材料应用于集成电路更加可行的方案。国际上,维也纳科技大学团队实现了基于 n 型晶体管实现了一位微处理器,集成度为 115 个晶体管,这是基于二维半导体器件首次实现的微处理器集成电

路^[66]。进一步,该团队也在国际上率先实现了二维半导体模拟电路、二维半导体感算融合的新计算架构,实现了超快速的图像识别演示^[67, 68]。麻省理工学院团队通过将 MoS_2 转化为金属—半导体相异质结构的横向肖特基二极管,并与柔性 Wi-Fi 波段天线集成,实现了在 2.4 GHz 的零偏置 Wi-Fi 波段中的电磁辐射无线能量收集,最大功率效率达到 40.1%^[69]。浙江大学硅基上制备出晶圆级均匀的 CrS_2 、 CrTe_2 等新型二维功能材料^[70],武汉大学在几种关键二维半导体可控掺杂及与 CMOS 工艺兼容技术上取得突破,中科院微系统所基于硅基 SOI 键合技术实现了 8 英寸晶圆级二维材料无损转移与器件集成^[40];华中科技大学采用双极性 WSe_2 三极管在 LiNbO_3 局域铁电极化场调控下可实现感、算、存一体功能集成^[71],复旦大学在二维存储器领域开展了长期持续性研究,利用二维半导体异质结先后开发了超快速半浮栅存储器,研制出 WSe_2 /黑磷异质结浮栅存储器,实现高速、高分辨率运动感知—识别一体图像传感器新型器件技术,并展示了其在非冯氏计算中的应用前景^[72, 73]。南京大学获得了二维材料/铁电存算一体实现训练推理一体芯片^[74]。此外,二维材料由于具有强的光—物质相互作用,同时其超薄体厚度带来了强的静电调制效应以及独特的缺陷调控机制,在神经形态仿生器件方面可以实现视觉适应,运动感知分级,仿生储池计算等全新应用^[75-77]。中科院金属所利用二维—三维范德华体系作为高性能主动式半导体温控材料和器件,其温控性能已追平或部分超越美国等主流产品,成功打破技术封锁^[78]。应用驱动的硅基二维集成电路也将有望用于人工视觉系统进行重建或增强视网膜功能。对于逻辑器件的缩放,引进了二维材料实现亚纳米节点,二维晶体管的超短沟道成为未来的主导趋势。而在复杂的硅基电路工艺中需要精确控制刻蚀等步骤,并且漏电流会随着通道堆栈增加而增加,为进一步减小有源区面积和提高集成密度,提出垂直堆叠 n/p 型纳米片互补场效应晶体管,但面临工艺集成度和器件互联复杂性的挑战。二维材料固有的原子层状结构、非简并高迁移率和超低关态电流使其成为纳米片的最佳选择。由于过渡金属硫族化物与硅有相似载流子迁移率,混合互补场效应晶体管成为更好的策略,可以解决硅电子/空穴迁移率不匹配导致沟道宽度不一致的限制,逐层生长的二维材料结合边缘接触可以简化制造和降低热预算。大量研究表明,二维材料在器件层面上比现有技术提

供了更优越的性能,并有望与硅技术集成。一旦完美实现与硅基异构集成的材料、器件和电路要求,二维材料将对未来的半导体社会产生革命性的影响。

2 基础研究与产业应用面临的挑战

针对二维材料规模化制备基础研究,目前在应用基础研究和产业应用尚存在一些挑战有待解决。在材料生长层面,更明确的外延机制、更大尺寸单晶、缺陷与层数的精准控制以及新型生长设备等都是未来需要突破的关键领域。在材料精确掺杂方面,二维材料超薄特征导致其面临着与传统高能离子注入掺杂技术兼容难、掺杂浓度上限较低、掺杂效率低且不均匀等挑战,需要探索全新的精确可控掺杂方法克服掺杂难题。在二维材料无损转移技术研发方面,还需要加强材料科学、工艺技术和设备制造等领域的交叉合作研究,克服转移精度、转移效率、适用性和标准化等方面的挑战。在面向产业化应用方面,目前报道的二维材料制备方法大多是基于实验室级别的合成技术,面对大规模生产对高效率、高良品率、低成本制备的苛刻要求,仍需要在生长技术、生长装备、转移技术等层面综合平衡质量、效率和成本三者之间的竞争关系。

表界面基础研究方面,针对二维微电子和光电子器件的实际应用需求,需要研究复杂的二维异质界面环境(如缺陷、应力、吸附杂质、层间空隙等)对器件工作性能的影响,但目前仍缺乏一个系统的描述器件界面物理的理论,进而指导界面的理性设计、调控与优化。同时,多种影响因素杂化共存的表界面环境阻碍了二维材料表界面物性的量化研究,需要设计实验将多种表界面影响因素分离解耦,从而揭示其与器件性能之间对应的构效关系,并基于此对表界面性质进行精准调控优化。在表界面表征手段方面,尽管已经发展出了基于光谱学的高速高通量表征、基于电子显微技术的精准结构表征以及力、热、光、电结合的原位表征技术,但目前针对极端环境下(强应力、电磁辐射、离子辐照、超低温等)的表征技术略显不足,仍存在一系列挑战。例如超高真空针尖增强的拉曼光谱,高压拉曼光谱等先进技术均有待进一步研究发展。产业应用方面,首先需要摸索开发高度可控的实验条件,高度精密的生长和制备技术,用以生长和制备多种具有高质量表界面的单层或多层二维材料。另外,为满足低成本、大规模生产制备的工业要求,也需要研究开发高效的生产方法以及与现行硅基工艺兼容的二维界面构筑及

性能调控工艺。

二维材料在 MOS 晶体管应用上,呈现出从 n 型到 p 型器件、从平面到三维堆叠 CMOS 器件的发展趋势。碳纳米管 MOS 晶体管的发展历程为二维器件的进一步发展提供了参考。当前二维材料晶体管核心技术争夺已经进入了白热化阶段,我国应当抓紧信息技术变革和集成电路先进制程赛道转换的重要战略机遇期,加速促进关键材料与制造技术从“0”到“1”的重要突破,全面推进面向 1 nm 制程集成电路中国赛道的建设。当前二维器件领域涉及面广,在从材料到集成中起到了承上启下的作用。因此,针对这一复杂体系,要实现多团队协作、跨组织整合的系统性创新和突破。在发展过程中,需要全面评估关键性能指标,而可靠性问题作为二维 CMOS 的主要挑战,还面临着物理机制不清晰、分析工具不完善等问题。当前的主要挑战包括:p 型材料晶圆级可控制备、低欧姆接触电阻、高质量界面超薄栅介质;CFET 架构中高良率制备、n/p 器件一致性、可靠性、集成规模片/顺序集成、顶/边缘接触、寄生电容、低 k 绝缘层、牺牲层与支撑层优化等。

针对实际应用需求,光电集成和硅基一体化需要高效地将光源、波导、光调制器、光探测器和电子控制电路等元器件和模块集成到同一平台,并确保与硅基工艺的兼容性,这一领域目前仍存在一系列难题亟待解决。首先,与硅基工艺兼容的二维光电器件虽已取得较快发展,但高效率稳定的片上光源,尚缺乏成熟的解决方案;其次,光学元器件之间的光耦合效率相对较低,例如光源与波导、波导与光探测器等,导致光信息损耗严重;同时,光电集成后会产生热量,由于光电元器件对温度敏感,因此高效的热管理也是确保器件高性能和高可靠性的关键挑战之一。在面向产业应用的过程中,光电集成同样面临一系列挑战。首先,高度集成的光电芯片需要复杂的设计和制造流程,这可能导致批量生产中的故障率上升,因此需要开发更高效稳定的制造和集成方法;其次,对于特定元器件,如高速光调制器和高性能光源等,制造成本较高,可能会限制大规模量产应用。此外,光电集成和硅基一体化技术的标准化程度仍不足,也会限制其在面向产业应用中的持续发展。

硅基与多功能融合集成系统化的相关研究尚处于起步阶段,在实施过程中面临诸多挑战,如在微电子系统中实现二维材料与硅基异质界面更高效的光、热、电、力可控协同调控;二维材料与三维材料如

何实现跨纬度异质集成;现有二维硅基集成电路键合、封装等新型兼容工艺不成熟;在能效优势下实现多种功能应用集成一体化,对信息进行智能化处理等。对于多场可控协同作用,从材料、器件及功能三个维度出发,进一步发展复合热电材料性能调控新机制,设计微型半导体温控器件界面,发展长效服役机制,发展异质集成界面的热、电、力学性能协同调控增益机制都需要进一步深入研究。并且,二维材料单晶大尺寸均匀生长,高质量大面积薄膜转移技术开发等都需要进一步在实验室进行研究探索。在面向产业化应用层面,二维材料晶圆级大尺寸均匀生长,快速高质量大面积薄膜转移技术开发,高性能增强型顶栅晶体管制造技术研发,具有自对准工艺和多桥通道的制造技术具体工艺流程开发,工业化标准设计流程及晶圆级晶体管电路阵列工艺制备流程制定,高精度精准倒装键和工艺发展等方面都需要进一步解决。

3 关键科学与技术问题

未来,面向后摩尔时代先进制程与集成电路应用,着力围绕二维半导体材料生长、界面表征、电子与光电子器件、硅基多功能集成等关键领域,推进二维材料与器件从实验室阶段向产业应用转变。主要凝练如下五个方面的关键科学与技术问题:

(1) 聚焦材料层面,拟解决的重大科学问题包括晶圆级大尺寸二维材料单晶外延生长机制,形核、晶向、缺陷、层数控制等热力学及动力学问题。技术层面,开发面向大尺寸生长的外延设备,实现生长过程中流场、温度的精准控制;二维材料可控 n/p 型掺杂控制;二维材料无损精确转移。

(2) 针对二维材料界面与表征技术,拟解决的重大科学问题包括二维材料与器件的界面微观结构以及影响载流子传输的微观动力学过程;二维材料界面态微观来源与界面态抑制手段。技术层面,探索二维材料的多维度表征技术,结合高分辨透射电子成像、电子能量损失谱、光谱技术等显微分析技术和数字图像处理技术,准确解析二维材料的原子结构并理解各种缺陷及表面态结构,发展定量探测二维材料中缺陷密度的高效方法,建立二维材料缺陷结构与电学性能的对对应关系。

(3) 针对二维材料电子器件与集成技术,拟解决的重大科学问题包括探索二维材料范德华体系下的能带、电子态耦合机制,突破二维材料高可靠欧姆接触、介质层集成等关键瓶颈。技术层面,发展面向

产业化高 κ 金属栅、自对准、互联等关键器件工艺, 以满足产业化发展的需求; 进一步发展基于成熟工艺平台的二维半导体器件技术, 实现硅基逻辑芯片的性能跨代提升, 并最终实现面向 1 nm 以下节点的二维半导体器件与集成电路。

(4) 针对二维材料光电子器件与集成技术, 拟解决的重大科学问题包括探索基于二维材料的新物理新机制, 掌握影响操作器件性能实现的因素与物理机制, 利用多场调控技术实现对材料原子结构、电子输运、声子传输的精准调控。技术层面, 发展针对二维材料物性的调控手段以实现高性能器件, 面向高速数据通信光电芯片的应用, 针对二维材料开发高效光源(激光器)、高速探测器、低功耗调制器集成工艺, 实现硅基片上一体化集成。

(5) 针对二维材料与器件的硅基多功能集成, 拟解决的重大科学问题包括异质界面中的多局域场(光场、电场、极化场等)对二维半导体中载流子动力学操控机制; 感、存、算多模式耦合下的电路、信号协同融合。技术层面, 发展硅基后道兼容的二维半导体集成技术, 实现硅基三维异质集成新架构; 探索大规模集成系统所涉及的器件集成工艺、设计技术协同优化(Design Technology Co-optimization, DTCO)等关键技术问题。

4 未来重点研究方向

自 2004 年石墨烯发现以来, 二维材料的研究历经近 20 年, 其中, 在信息领域的应用前景已经引起了包括台积电、英特尔、IMEC (Interuniversity Microelectronics Centre) 等顶级的半导体公司关注, 并正迅速扩大研发投入, 其相关技术目前正处在实验室向产业转化关键时刻。在这个领域, 我国的相关研究几乎与国际同行同时起步, 随着技术的快速演进, 我们有必要全面探讨影响二维半导体领域的多方面因素, 包括: 材料制备、界面与表征、电子器件, 光电子器件的进步, 并进一步研究其与现有硅技术的集成。为了促进我国二维材料与器件技术中的发展, 实现我国二维材料相关研究基础与人才队伍优势切实服务国家重大战略未来, 应着重围绕上述核心科学问题, 重点开展以下五个方向的研究:

4.1 二维材料规模化制备

需要深入研究二维单晶材料的生长机制, 重点关注前驱体分子在衬底表面的吸附与解吸、扩散、界面反应等过程, 阐明二维材料生长的形核机制、晶体生长取向的诱导机制、缺陷与缺陷修复以及层数控

制等热力学及动力学问题, 并通过多尺度的理论模拟与实验研究的协同发展, 以控制材料生长和质量的各种因素为基础, 形成有机结合的理论模型。需要设计和优化质量传递系统、温度梯度控制系统结合衬底工程, 以实现均匀且稳定的生长反应腔体结构等方面的关键技术研究, 开发适应大尺寸高质量二维材料生长的高温设备, 并进一步发展集成化、智能化的成熟产业化设备; 需要重点研究掺杂源、掺杂工艺和表征方法等, 厘清二维材料的掺杂机制, 在不破坏材料化学稳定性的前提下, 提高掺杂效率、掺杂可控性等指标; 发展无损精确转移技术, 研究在转移过程中如何保持材料的完整性、控制二维材料与基底之间的界面质量, 并实现高效、可重复、大面积的转移操作流程。这些研究方向需要结合实验研究、理论模拟和工艺优化等多个科学领域, 同时需要跨学科的合作与交流。

4.2 界面与表征技术

面向高性能二维光电子器件的开发与集成, 需要深入研究二维材料表界面物性, 进而推动二维材料及其异质结构光电性能的精准构筑和调控。综合运用多种原子级分辨表征技术, 例如: 高分辨率透射电镜成像、扫描隧道显微镜成像、扫描隧道显微谱、电子能量损失谱, 同时借助人工智能训练的高通量图像识别功能, 对二维材料原子结构特别是缺陷结构进行准确解析分类, 对缺陷能级在带隙中的位置进行准确定位。

利用等离子体、臭氧、激光、化学分子等改性技术对二维材料表界面物性进行调控, 同时结合多维度稳态与瞬态光谱学表征方法, 例如: 瞬态吸收光谱、荧光光谱、拉曼光谱等, 准确揭示二维材料及异质结中载流子产生、与晶格\缺陷相互作用及复合湮灭的动力学过程, 从而建立完善的调控技术—调控参数—调控结果综合数据库, 并揭示多种调控手段所对应的物理机制。相应的, 运用电子器件表征结合表界面调控, 建立二维材料表界面物性, 特别是缺陷结构、缺陷性能与电学性能的对对应关系。

4.3 微电子器件与集成技术

COMS 电路是集成电路基础单元, 目前二维 p 型器件的研究与技术开发远远落后于 n 型器件, 突破 p 型器件工艺稳定性与接触技术当前二维 CMOS 的关键, 开发二维 p 型高迁移率半导体的晶圆级制备将为未来奠定基础。尽管目前二维半导体接触技术已取得诸多突破, 特别是 n 型器件接触电子已低于硅基器件, 但针对接触的稳定性研究尚没有可信

结论,未来实现高质量高稳定性二维半导体源漏欧姆接触关键技术将是器件性能、功耗的关键。实现栅介质 EOT 与界面态调控、围栅器件结构下金属栅阈值调控,进而最终实现围栅 CFET 器件与电路将会是二维器件结构层面的终极目标。器件尺寸方面,二维 CMOS 器件的自对准工艺与 Pitch Scaling 是实现面向 1 nm 节点的基础。此外,二维半导体器件的可靠性研究与热稳定性优化,DTCO 与制程设计套件(Process Design Kit, PDK)研究,以及后道兼容集成技术研究目前都处于起步阶段,需要未来投入更多人力物力以为大规模集成电路保驾护航。

4.4 光电子器件与集成技术

为实现高性能光电子集成器件,通过顶层结构设计开发基于二维材料的超灵敏、多维度、智能化、大面积成像光电子器件。借助二维材料超薄、器件性能对原子结构敏感的特性,运用光、热、电、力等多场协同调控,精准构筑异质界面,实现高性能光电子器件。基于二维材料高性能器件探索多光学参量测量与器件设计,同时借助人工智能和机器学习,实现硬件功能的软件替代,为器件尺寸微缩和片上集成奠定基础。

面向二维光电子的硅基片上一体化集成,利用二维材料比表面积大、热传导性能佳等特点,发展基于二维材料的热管理技术,实现热量的均匀分布和快速耗散,确保片上集成二维光电器件工作的稳定性和可靠性。利用二维材料的范德华层状结构易集成、几乎无不饱和悬挂键等优势,发展高效稳定的二维可集成化光源,并实现低损耗的光耦合。基于异质界面的精准构筑和多场调控,突破高速探测器和低功耗调制器的性能指标瓶颈,并不断逼近其理论极限。研究大面积、高通量、晶圆级、标准化结构物性与光电表征技术和可扩展的封装与集成技术,降低制造成本并提高稳定性,持续完善与硅基工艺兼容的二维光电集成技术方案。

4.5 硅基与多功能融合

研究二维材料与硅基异质界面的光、热、电、力等多场的可控协同调控增益机制;开发晶圆级大尺寸均匀厚度的二维材料,和 CMOS 工艺兼容的二维材料有效掺杂方法和高质量大面积薄膜转移技术进行跨维度异质集成应用;探索新型适合二维材料的金半接触形式以减少金半接触界面陷阱和陷阱态从而降低接触电阻;研制新机制器件,充分利用二维材料灵敏的多模态耦合特性发展类脑、仿生器件并与实现与硅基后道功能电路集成;提升二维材料器件

的器件一致性和可重复性以提高二维集成电路良品率;提出适用于二维材料的标准测试方法以对新型二维器件性能进行有效评估,以及适用于工业界的标准设计流程和制备晶圆级晶体管电路阵列流程;开发与硅基 CMOS 芯片工艺兼容的高精准倒装键合、封装工艺以进一步提升芯片集成密度;整合机器学习,最优化系统性能满足高算力处理器,高密度存储器及人工智能等应用的发展需求。

5 思考与建议

针对国家自然科学基金委员会未来在“二维信息材料与器件”领域的布局与规划,与会专家经过讨论有如下建议:

(1) 加强顶层设计、系统布局,争取将二维材料与器件技术研究列入科技领域国家战略,加强对二维材料与器件领域长期持续的资金支持,针对性资助基础研究、应用研究、装备开发等研究方向。

(2) 开展信息、物理、化学、材料等多学科全链条的交叉合作,通过多部门合作,优化相关领域基金项目布局,协同解决 1 nm 节点集成电路共性科学问题。

(3) 加强学术界和产业界合作,依托国家实验室、全国重点实验室等平台,针对二维半导体特点发展真空互联大科学装置,建立专用的材料—工艺—器件—应用技术验证平台,联合国内优势团队对共性关键技术进行联合攻关。

参 考 文 献

- [1] Moore GE. Progress in digital integrated electronics. IEEE Solid-State Circuits Society Newsletter, 2006, 11(3): 36—37.
- [2] Moore GE. Cramming more components onto integrated circuits, Reprinted from Electronics. IEEE Solid-State Circuits Society Newsletter, 2006, 11(3): 33—35.
- [3] Salahuddin S, Ni K, Datta S. The era of hyper-scaling in electronics. Nature Electronics, 2018, 1(8): 442—450.
- [4] Moore GE. Lithography and the future of Moore's Law. IEEE Solid-State Circuits Society Newsletter, 2006, 11(3): 37—42.
- [5] Akarvardar K, Wong HS P. Technology prospects for data-intensive computing. Proceedings of the IEEE, 2023, 111(1): 92—112.
- [6] Waldrop MM. The chips are down for Moore's law. Nature, 2016, 530(7589): 144—147.
- [7] Theis TN, Wong HS P. The end of Moore's law: a new beginning for information technology. Computing in Science & Engineering, 2017, 19(2): 41—50.

- [8] Conklin AA, Kumar S. Solving the big computing problems in the twenty-first century. *Nature Electronics*, 2023, 6(7): 464—466.
- [9] Samavedam SB, Ryckaert J, Beyne E, et al. Future logic scaling: towards atomic channels and deconstructed chips// 2020 IEEE International Electron Devices Meeting (IEDM). San Francisco: IEEE, 2020; 1. 1. 1—1. 1. 10.
- [10] Li MY, Su SK, Wong HS P, et al. How 2D semiconductors could extend Moore's law. *Nature*, 2019, 567(7747): 169—170.
- [11] Radu I. Atom-thick transistors. *IEEE Spectrum*, 2020, 57(2): 44—49.
- [12] Zhuo FL, Wu J, Li BH, et al. Modifying the power and performance of 2-dimensional MoS₂ field effect transistors. *Research*, 2023, 6: 0057.
- [13] Yu ZH, Ong ZY, Li SL, et al. Analyzing the carrier mobility in transition-metal dichalcogenide MoS₂ field-effect transistors. *Advanced Functional Materials*, 2017, 27(19): 1604093.
- [14] Ning HK, Yu ZH, Li TT, et al. From lab to fab: path forward for 2D material electronics. *Science China Information Sciences*, 2023, 66(6): 160411.
- [15] Akinwande D, Huyghebaert C, Wang CH, et al. Graphene and two-dimensional materials for silicon technology. *Nature*, 2019, 573(7775): 507—518.
- [16] Manzeli S, Ovchinnikov D, Pasquier D, et al. 2D transition metal dichalcogenides. *Nature Reviews Materials*, 2017, 2(8): 17033.
- [17] Zhu KC, Wen C, Aljarb AA, et al. The development of integrated circuits based on two-dimensional materials. *Nature Electronics*, 2021, 4(11): 775—785.
- [18] Das S, Sebastian A, Pop E, et al. Transistors based on two-dimensional materials for future integrated circuits. *Nature Electronics*, 2021, 4(11): 786—799.
- [19] Fan M, Chowdhury S. A review of the 67th IEEE international electron devices meeting. (2022-01)/ [2023-12-12]. <https://www.ieee.org/ns/periodicals/EDS/EDS-JANUARY-2022-TML/index.html>.
- [20] Lee YH, Zhang XQ, Zhang WJ, et al. Synthesis of large-area MoS₂ atomic layers with chemical vapor deposition. *Advanced Materials*, 2012, 24(17): 2320—2325.
- [21] Kang K, Xie SE, Huang LJ, et al. High-mobility three-atom-thick semiconducting films with wafer-scale homogeneity. *Nature*, 2015, 520(7549): 656—660.
- [22] Choi SH, Kim HJ, Song B, et al. Epitaxial single-crystal growth of transition metal dichalcogenide monolayers via the atomic sawtooth Au surface. *Advanced Materials*, 2021, 33(15): 2006601.
- [23] Wang JH, Xu XZ, Cheng T, et al. Dual-coupling-guided epitaxial growth of wafer-scale single-crystal WS₂ monolayer on vicinal a-plane sapphire. *Nature Nanotechnology*, 2022, 17(1): 33—38.
- [24] Wang QQ, Li N, Tang J, et al. Wafer-scale highly oriented monolayer MoS₂ with large domain sizes. *Nano Letters*, 2020, 20(10): 7193—7199.
- [25] Wang QQ, Tang J, Li XM, et al. Layer-by-layer epitaxy of multi-layer MoS₂ wafers. *National Science Review*, 2022, 9(6): 077.
- [26] Li TT, Guo W, Ma L, et al. Epitaxial growth of wafer-scale molybdenum disulfide semiconductor single crystals on sapphire. *Nature Nanotechnology*, 2021, 16(11): 1201—1207.
- [27] Liu L, Li TT, Ma L, et al. Uniform nucleation and epitaxy of bilayer molybdenum disulfide on sapphire. *Nature*, 2022, 605(7908): 69—75.
- [28] Bubnova O. 2D materials grow large. *Nature Nanotechnology*, 2021, 16(11): 1179.
- [29] Amani M, Lien DH, Kiriya D, et al. Near-unity photoluminescence quantum yield in MoS₂. *Science*, 2015, 350(6264): 1065—1068.
- [30] Zhao YF, Tripathi M, Čerņevičs K, et al. Electrical spectroscopy of defect states and their hybridization in monolayer MoS₂. *Nature Communications*, 2023, 14: 44.
- [31] Mondal A, Biswas C, Park S, et al. Low Ohmic contact resistance and high on/off ratio in transition metal dichalcogenides field-effect transistors via residue-free transfer. *Nature Nanotechnology*, 2024, 19(1): 34—43.
- [32] Lin ML, Zhou Y, Wu JB, et al. Cross-dimensional electron-phonon coupling in van der Waals heterostructures. *Nature Communications*, 2019, 10: 2419.
- [33] Zhou ZJ, Hou FC, Huang XL, et al. Stack growth of wafer-scale van der Waals superconductor heterostructures. *Nature*, 2023, 621(7979): 499—505.
- [34] Liu JT, Yang F, Lu JP, et al. High output mode-locked laser empowered by defect regulation in 2D Bi₂O₂Se saturable absorber. *Nature Communications*, 2022, 13: 3855.
- [35] Desai SB, Madhvapathy SR, Sachid AB, et al. MoS₂ transistors with 1-nanometer gate lengths. *Science*, 2016, 354(6308): 99—102.
- [36] Wang Y, Kim JC, Wu RJ, et al. Van der Waals contacts between three-dimensional metals and two-dimensional semiconductors. *Nature*, 2019, 568(7750): 70—74.
- [37] Shen PC, Su C, Lin YX, et al. Ultralow contact resistance between semimetal and monolayer semiconductors. *Nature*, 2021, 593(7858): 211—217.
- [38] Illarionov YY, Banskchikov AG, Polyushkin DK, et al. Ultrathin calcium fluoride insulators for two-dimensional field-effect transistors. *Nature Electronics*, 2019, 2(6): 230—235.
- [39] Huang JK, Wan Y, Shi JJ, et al. High-κ perovskite membranes as insulators for two-dimensional transistors. *Nature*, 2022, 605(7909): 262—267.

- [40] Liu GY, Tian ZA, Yang ZY, et al. Graphene-assisted metal transfer printing for wafer-scale integration of metal electrodes and two-dimensional materials. *Nature Electronics*, 2022, 5(5): 275–280.
- [41] Wu F, Tian H, Shen Y, et al. Vertical MoS₂ transistors with sub-1-nm gate lengths. *Nature*, 2022, 603(7900): 259–264.
- [42] Xiong X, Tong AY, Wang X, et al. Demonstration of vertically-stacked CVD monolayer channels; MoS₂ nanosheets GAA-FET with Ion > 700 μA/μm and MoS₂/WSe₂ CFET// 2021 IEEE International Electron Devices Meeting (IEDM). San Francisco: IEEE, 2021: 7. 5. 1–7. 5. 4.
- [43] Xiong X, Liu SY, Liu HG, et al. Top-gate CVD WSe₂ pFETs with record-high Id ~ 594 μA/μm, Gm ~ 244 μS/μm and WSe₂/MoS₂ CFET based half-adder circuit using monolithic 3D integration// 2022 International Electron Devices Meeting (IEDM). San Francisco: IEEE, 2022: 20. 6. 1–20. 6. 4.
- [44] Jiang JF, Xu L, Qiu CG, et al. Ballistic two-dimensional InSe transistors. *Nature*, 2023, 616(7957): 470–475.
- [45] Tan CW, Yu MS, Tang JC, et al. 2D fin field-effect transistors integrated with epitaxial high-k gate oxide. *Nature*, 2023, 616(7955): 66–72.
- [46] Yu ZH, Pan YM, Shen YT, et al. Towards intrinsic charge transport in monolayer molybdenum disulfide by defect and interface engineering. *Nature Communications*, 2014, 5: 5290.
- [47] Yu ZH, Ong ZY, Pan YM, et al. Transistors: realization of room-temperature phonon-limited carrier transport in monolayer MoS₂ by dielectric and carrier screening. *Advanced Materials*, 2016, 28(3): 546.
- [48] Yu ZH, Zhu Y, Li WS, et al. Toward high-mobility and low-power 2D MoS₂ field-effect transistors// 2018 IEEE International Electron Devices Meeting (IEDM). San Francisco: IEEE, 2018: 22. 4. 1–22. 4. 4.
- [49] Yu ZH, Ning HK, Cheng CC, et al. Reliability of ultrathin high-κ dielectrics on chemical-vapor deposited 2D semiconductors// 2020 IEEE International Electron Devices Meeting (IEDM). San Francisco: IEEE, 2020: 3. 2. 1–3. 3. 4.
- [50] Li WS, Gong XS, Yu ZH, et al. Approaching the quantum limit in two-dimensional semiconductor contacts. *Nature*, 2023, 613(7943): 274–279.
- [51] Li WS, Zhou J, Cai SH, et al. Uniform and ultrathin high-κ gate dielectrics for two-dimensional electronic devices. *Nature Electronics*, 2019, 2(12): 563–571.
- [52] Xie ZD, Liu YF, Liao L. Ultrathin dielectrics for 2D devices. *Nature Electronics*, 2019, 2(12): 559–560.
- [53] Rhodes D, Chae SH, Ribeiro-Palau R, et al. Disorder in van der Waals heterostructures of 2D materials. *Nature Materials*, 2019, 18(6): 541–549.
- [54] Liu CS, Chen HW, Wang SY, et al. Two-dimensional materials for next-generation computing technologies. *Nature Nanotechnology*, 2020, 15(7): 545–557.
- [55] Koepfli SM, Baumann M, Koyaz Y, et al. Metamaterial graphene photodetector with bandwidth exceeding 500 gigahertz. *Science*, 2023, 380(6650): 1169–1174.
- [56] Guo JS, Li J, Liu CY, et al. High-performance silicon-graphene hybrid plasmonic waveguide photodetectors beyond 1.55 μm. *Light: Science & Applications*, 2020, 9: 29.
- [57] Huang TY, Tu XC, Shen CQ, et al. Observation of chiral and slow plasmons in twisted bilayer graphene. *Nature*, 2022, 605(7908): 63–68.
- [58] Zhang BY, Liu T, Meng B, et al. Broadband high photoresponse from pure monolayer graphene photodetector. *Nature Communications*, 2013, 4: 1811.
- [59] Koppens FHL, Mueller T, Avouris P, et al. Photodetectors based on graphene, other two-dimensional materials and hybrid systems. *Nature Nanotechnology*, 2014, 9(10): 780–793.
- [60] Chen YF, Wang Y, Wang Z, et al. Unipolar barrier photodetectors based on van der Waals heterostructures. *Nature Electronics*, 2021, 4(5): 357–363.
- [61] Wu PS, Ye L, Tong L, et al. Van der Waals two-color infrared photodetector. *Light: Science & Applications*, 2022, 11: 6.
- [62] Chen Y, Wang XD, Huang L, et al. Ferroelectric-tuned van der Waals heterojunction with band alignment evolution. *Nature Communications*, 2021, 12: 4030.
- [63] Yoon HH, Fernandez HA, Nigmatulin F, et al. Miniaturized spectrometers with a tunable van der Waals junction. *Science*, 2022, 378(6617): 296–299.
- [64] Wang WH, Liu KY, Jiang J, et al. Ultrasensitive graphene-Si position-sensitive detector for motion tracking. *InfoMat*, 2020, 2(4): 761–768.
- [65] Liu KY, Wang WH, Yu YF, et al. Graphene-based infrared position-sensitive detector for precise measurements and high-speed trajectory tracking. *Nano Letters*, 2019, 19(11): 8132–8137.
- [66] Wachter S, Polyushkin DK, Bethge O, et al. A microprocessor based on a two-dimensional semiconductor. *Nature Communications*, 2017, 8: 14948.
- [67] Polyushkin DK, Wachter S, Mennel L, et al. Analogue two-dimensional semiconductor electronics. *Nature Electronics*, 2020, 3: 486–491.
- [68] Mennel L, Symonowicz J, Wachter S, et al. Ultrafast machine vision with 2D material neural network image sensors. *Nature*, 2020, 579(7797): 62–66.

- [69] Zhang X, Grajal J, Vazquez-Roy JL, et al. Two-dimensional MoS₂-enabled flexible rectenna for Wi-Fi-band wireless energy harvesting. *Nature*, 2019, 566(7744): 368—372.
- [70] Xiao H, Zhuang WZ, Loh L, et al. Van der waals epitaxial growth of 2D layered room-temperature ferromagnetic CrS₂. *Advanced Materials Interfaces*, 2022, 9(30): 2201353.
- [71] Tong L, Peng ZR, Lin RF, et al. 2D materials-based homogeneous transistor-memory architecture for neuromorphic hardware. *Science*, 2021, 373(6561): 1353—1358.
- [72] Liu CS, Yan X, Song XF, et al. A semi-floating gate memory based on van der Waals heterostructures for quasi-non-volatile applications. *Nature Nanotechnology*, 2018, 13(5): 404—410.
- [73] Zhang ZH, Wang SY, Liu CS, et al. All-in-one two-dimensional retinomorphic hardware device for motion detection and recognition. *Nature Nanotechnology*, 2022, 17(1): 27—32.
- [74] Ning HK, Yu ZH, Zhang QT, et al. An in-memory computing architecture based on a duplex two-dimensional material structure for *in situ* machine learning. *Nature Nanotechnology*, 2023, 18(5): 493—500.
- [75] Liu KQ, Zhang T, Dang BJ, et al. An optoelectronic synapse based on α -In₂Se₃ with controllable temporal dynamics for multimode and multiscale reservoir computing. *Nature Electronics*, 2022, 5(11): 761—773.
- [76] Liao FY, Zhou Z, Kim BJ, et al. Bioinspired in-sensor visual adaptation for accurate perception. *Nature Electronics*, 2022, 5(2): 84—91.
- [77] Chen JW, Zhou Z, Kim BJ, et al. Optoelectronic graded neurons for bioinspired in-sensor motion perception. *Nature Nanotechnology*, 2023, 18(8): 882—888.
- [78] Sun DM, Liu C, Ren WC, et al. A review of carbon nanotube- and graphene-based flexible thin-film transistors. *Small*, 2013, 9(8): 1188—1205.

Two-Dimensional Information Materials and Devices for Advanced Integrated Circuits

Hongjun Gao¹ Yue Zhang² Yi Shi^{3*} Xinrang Wang³ Zhihao Yu⁴
 Ge Shi⁵ Hua Tang^{5*} Jie He⁵ Ke Liu⁵

1. *Institute of Physics, Chinese Academy of Sciences, Beijing 100190*

2. *Academy for advanced Interdisciplinary Science and Technology, University of Science and Technology, Beijing 100083*

3. *School of Electronic Science and Engineering, Nanjing University, Nanjing 210023*

4. *School of Integrated Circuits Science and Engineering, Nanjing University of Posts and Telecommunications, Nanjing 210003*

5. *Department of Information Sciences, National Natural Science Foundation of China, Beijing 100085*

Abstract With the development of integrated circuit technology to the 3 nm node, Moore's law approaches its physical limits, and the chip process faces the theoretical bottlenecks including materials and devices. Two-dimensional information materials by virtue of atomic layer thickness, low power consumption and other advantages are considered to be the core materials of 1 nm and below nodes and to help the chip process to advance Moore's law continually, being closely related to the long-term planning of advanced manufacture process of integrated circuits in China. Based on the discussions and the proposals from the 343rd Shuangqing Forum, this paper reviews the development history of two-dimensional information materials and devices from the perspective of material-device-heterogeneous integrations. Furthermore, this paper also gives a discussion about the major key issues and challenges in this field in the next 5 ~10 years as well as the potential frontier research directions recommended to National Natural Science Foundation of China for funding.

Keywords two-dimensional information materials; devices; integrated circuits; fundamental research; scientific issues

(责任编辑 陈磊 张强)

* Corresponding Authors, Email: yshi@nju.edu.cn; tanghua@nsfc.gov.cn